

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/004690

International filing date: 16 March 2005 (16.03.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-073871
Filing date: 16 March 2004 (16.03.2004)

Date of receipt at the International Bureau: 20 May 2005 (20.05.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2004年 3月16日

出願番号
Application Number: 特願2004-073871

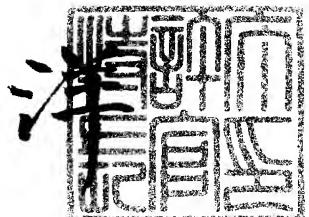
パリ条約による外国への出願に用いる優先権の主張の基礎となる出願の国コードと出願番号
The country code and number of your priority application, to be used for filing abroad under the Paris Convention, is

出願人
Applicant(s): 日立金属株式会社

2005年 4月27日

特許庁長官
Commissioner,
Japan Patent Office

小川



【書類名】 特許願
【整理番号】 TR03047
【あて先】 特許庁長官殿
【国際特許分類】 H03H 7/46
【発明者】
【住所又は居所】 鳥取県鳥取市南栄町 70 番地 2 号 日立金属株式会社鳥取工場内
【氏名】 村上 良行
【発明者】
【住所又は居所】 鳥取県鳥取市南栄町 70 番地 2 号 日立金属株式会社鳥取工場内
【氏名】 但井 裕之
【特許出願人】
【識別番号】 000005083
【氏名又は名称】 日立金属株式会社
【代表者】 本多 義弘
【手数料の表示】
【予納台帳番号】 010375
【納付金額】 21,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1

【書類名】特許請求の範囲

【請求項 1】

周波数の異なる少なくとも2つの通信システムの高周波信号を分波する分波器であって、

、第1ポートと第2ポートとの間に接続されたローパスフィルタ回路又はハイパスフィルタ回路と、前記第1ポートと第3ポートとの間に接続された整合回路と、前記整合回路に接続されたバンドパスフィルタ回路を備え、

前記整合回路がキャパシタンス素子及び／又はインダクタンス素子で構成され、前記バンドパスフィルタ回路がSAWフィルタで構成され、前記ローパスフィルタ回路又は前記ハイパスフィルタがキャパシタンス素子及びインダクタンス素子で構成されていることを特徴とする分波器。

【請求項 2】

周波数の異なる少なくとも3つの通信システムの高周波信号を分波する分波器であって、

、第1ポートと第2ポートとの間に接続されたローパスフィルタ回路と、前記第1ポートと第3ポートとの間に接続された整合回路と、前記整合回路に接続されたバンドパスフィルタ回路と、前記第1ポートと第4ポートとの間に接続されたハイパスフィルタ回路を備え、

、前記整合回路がキャパシタンス素子及び／又はインダクタンス素子で構成され、前記バンドパスフィルタ回路がSAWフィルタで構成され、前記ローパスフィルタ回路がキャパシタンス素子及びインダクタンス素子で構成され、前記ハイパスフィルタ回路がキャパシタンス素子及びインダクタンス素子で構成されていることを特徴とする分波器。

【請求項 3】

前記整合回路は、前記第1ポートとグランドとの間に接続されたインダクタンス素子を有し、前記インダクタンス素子を静電サージ吸収インダクタとしたことを特徴とする請求項1又は2に記載の分波器。

【請求項 4】

ハイパスフィルタ回路、ローパスフィルタ回路、整合回路を構成するインダクタンス素子、キャパシタンス素子の少なくとも一部を電極パターンで形成し、セラミックスからなる複数のシート層を積層してなる多層基板に内蔵することを特徴とする請求項1乃至3のいずれかに又は2に記載の分波器。

【請求項 5】

前記ハイパスフィルタ回路のインダクタンス素子、キャパシタンス素子を構成する電極パターンと、前記ローパスフィルタ回路のインダクタンス素子、キャパシタンス素子を構成する電極パターンと、前記整合回路のインダクタンス素子、キャパシタンス素子を構成する電極パターンとは、シート層の積層方向に重なり合わないことを特徴とする請求項4に記載の分波器。

【書類名】明細書

【発明の名称】分波器

【技術分野】

【0001】

本発明は、携帯電話等の移動体通信機器に使用され、少なくとも2つの通信システムの高周波信号を分波する分波器であって、特にはSAWフィルタとLCフィルタを複合した分波器に関する。

【背景技術】

【0002】

最近、携帯電話等の移動体通信機器にあっては、通話機能に加えて、GPS (Global Positioning System) 等のナビゲーションシステムを機能の一つとして加えて、利用者の利便性向上を図っている。

図8に、このような移動体通信機器に用いられるフロントエンド部の回路ブロックを、一例として示す。この回路ブロックは、GPSを含む3つの通信システムを利用可能なマルチバンド携帯電話のフロントエンド部を示すものであり、一つのマルチバンドアンテナを複数の通信システムで共用している。

以下、第1の通信システムf1をAMPS (Advanced Mobile Phone System) 送信周波数Tx 824~849MHz、受信周波数Rx 869~894MHz)、第2の通信システムf2をGPS (受信周波数Rx 1574.42~1576.42MHz)、第3の通信システムf3をPCS (Personal Communication System) 送信周波数1850~1910MHz、受信周波数Rx 1930~1990MHz)として説明する。なお、各システムの周波数帯域がf1< f2< f3の関係にあれば、第1乃至第3の通信システムは前記システムに限定されることは無い。

【0003】

マルチバンドアンテナANTと、第1乃至第3の通信システムの送信/受信回路との経路は、例えばSPT (Single Pole Triple Throw) スイッチや、分波器などの選択手段1によって選択される。

前記選択手段1は4つのポートを有し、第1ポートP1には、前記マルチバンドアンテナANTが接続され、第2ポートP2には、AMPSの送受信信号を分波するデュプレクサ100が接続され、第3ポートP3には、GPSの受信信号に含まれる不要な高調波を除くバンドパスフィルタ (SAWフィルタ) が接続され、第4ポートP4には、PCSの送受信信号を分波するデュプレクサ200が接続され、前記デュプレクサ100、200及びバンドパスフィルタは、増幅器を含み、それぞれの送信信号や受信信号を扱うRF-IICに接続される。なお通信システムによっては、デュプレクサに換えて高周波スイッチを配置する場合もある。

【0004】

選択手段1として特許文献1には、少なくとも3つの異なる周波数の信号を分波する複合型LCフィルタ回路 (分波器) が開示されている。

図9は、その回路ブロックの一例であって、ローパスフィルタLPFと、バンドパスフィルタBPFと、ハイパスフィルタHPFとを有するものである。ローパスフィルタLPFは、共通入出力端子である第1ポートP1と、入出力端子である第2ポートP2との間に接続され、その通過帯域はAMPSの周波数帯域f1に設定されている。ハイパスフィルタHPFは、第1ポートP1と入出力端子である第4ポートP4との間に接続され、その通過帯域はPCSの周波数帯域f3に設定されている。バンドパスフィルタBPFは、第1ポートP1と入出力端子である第3ポートP3との間に接続され、その通過帯域はGPSの通過帯域f2に設定されている。そして各通信システムの信号経路へ他の通信システムの信号が漏れないように構成される。

【0005】

即ち、前記ローパスフィルタLPFは、バンドパスフィルタBPFの通過帯域f2及び

ハイパスフィルタHPFの通過帯域f3において、インピーダンスが高インピーダンスになるように設計されている。また、ハイパスフィルタHPFは、ローパスフィルタLPFの通過帯域f1及びバンドパスフィルタBPFの通過帯域f2において、インピーダンスが高インペイダンスになるように設計されている。そして、バンドパスフィルタBPFは、周波数帯域f1, f3内に減衰極が位置し、周波数帯域f1, f3内においてバンドフィルタBPFのインピーダンスが高インピーダンスとなるように設計されている。

そして前記各フィルタを、全てLCフィルタとして構成し、多層基板内に配置していた。

【特許文献1】特開2003-8385号

【発明の開示】

【発明が解決しようとする課題】

【0006】

移動体通信機器のフロントエンド部に用いられる高周波部品は、常に小型化が求められている。特許文献1に開示された分波器では、各フィルタをLCフィルタとして多層基板内に構成することで小型化を図っていた。しかしながら、バンドパスフィルタBPFをLCフィルタで構成しようとすると、例示されているように、インダクタンス素子とキャパシタンス素子の並列共振回路と、インダクタンス素子とキャパシタンス素子の他の並列共振回路と、三つの結合キャパシタンス素子が必要であり、ハイパスフィルタやローパスフィルタと比べて、必然的に構成素子数が多くなる。また、帯域外減衰量が十分に得られない場合には、さらに共振回路を形成するなど、構成素子をさらに増やしてしまうこともあった。

【0007】

また、前記構成素子を多層基板に形成する場合には、各フィルタを構成する電極パターン同士が干渉して浮遊容量などを生じ、伝送損失やアイソレーションなどの電気的特性が劣化することが無いようにする必要がある。

しかしながら、パターン間の干渉を考慮しながら、多くの構成素子を多層基板に配置するには、多層基板の外形寸法を大きくせざるを得ず、また小型化しようとすれば、前記干渉による電気的特性の劣化を生じるといった問題があり、分波器の更なる小型化を困難にしていた。

そこで本発明では、分波器に用いられるバンドパスフィルタをSAWフィルタとして、分波器を構成するインダクタンス素子やキャパシタンス素子を減じ、もって小型で、かつ伝送損失が小さい分波器を提供することを目的とする。

【課題を解決するための手段】

【0008】

第1の発明は、周波数の異なる少なくとも2つの通信システムの高周波信号を分波する分波器であって、第1ポートと第2ポートとの間に接続されたローパスフィルタ回路又はハイパスフィルタ回路と、前記第1ポートと第3ポートとの間に接続された整合回路と、前記整合回路に接続されたバンドパスフィルタ回路を備え、前記整合回路がキャパシタンス素子及び／又はインダクタンス素子で構成され、前記バンドパスフィルタ回路がSAWフィルタで構成され、前記ローパスフィルタ回路又は前記ハイパスフィルタがキャパシタンス素子及びインダクタンス素子で構成されている分波器である。

【0009】

第2の発明は、周波数の異なる少なくとも3つの通信システムの高周波信号を分波する分波器であって、第1ポートと第2ポートとの間に接続されたローパスフィルタ回路と、前記第1ポートと第3ポートとの間に接続された整合回路と、前記整合回路に接続されたバンドパスフィルタ回路と、前記第1ポートと第4ポートとの間に接続されたハイパスフィルタ回路を備え、前記整合回路がキャパシタンス素子及び／又はインダクタンス素子で構成され、前記バンドパスフィルタ回路がSAWフィルタで構成され、前記ローパスフィルタ回路がキャパシタンス素子及びインダクタンス素子で構成され、前記ハイパスフィルタ回路がキャパシタンス素子及びインダクタンス素子で構成されている分波器である。

【0010】

現在、様々な通信システムが利用され、周波数は異なるが近接した周波数を利用する通信システムが存在する。例えばDCS1800 (Digital Communication System 送信周波数1710～1785MHz、受信周波数1805～1880MHz) とPCSや、GSM900 (送信周波数880～915MHz、受信周波数925～960MHz) とGSM850 (送信周波数824～849MHz、受信周波数869～894MHz) がある。このように、近接した周波数を利用する通信システムであれば、本発明の分波器で、同じ信号経路を利用して複数の通信システムの高周波信号を分波することが出来る。

【0011】

第1及び第2の発明においては、前記整合回路を、前記第1ポートとグランドとの間に接続されたインダクタンス素子を有するように構成し、前記インダクタンス素子を静電サージ吸収インダクタとするのが好ましい。

また、ハイパスフィルタ回路、ローパスフィルタ回路、整合回路を構成するインダクタンス素子、キャパシタンス素子の少なくとも一部を電極パターンで形成し、セラミクスからなる複数のシート層を積層してなる多層基板に内蔵するのも好ましい。更には、前記ハイパスフィルタ回路のインダクタンス素子、キャパシタンス素子を構成する電極パターンと、前記ローパスフィルタ回路のインダクタンス素子、キャパシタンス素子を構成する電極パターンと、前記整合回路のインダクタンス素子、キャパシタンス素子を構成する電極パターンとは、シート層の積層方向に重なり合わないように構成するのが、より好ましい。

【発明の効果】

【0012】

本発明によれば、分波器に用いられるバンドバスフィルタをSAWフィルタとすることで、構成素子を減じ、もって小型で、かつ伝送損失も小さい分波器を提供することが出来る。

【発明を実施するための最良の形態】

【0013】

以下に、本発明の分波器について説明する。

図1に、本発明の一実施例に係る分波器の回路ブロックを示す。この分波器は、周波数の異なる少なくとも3つの通信システムの高周波信号を分波する分波器であって、第1ポートP1と第2ポートP2との間に接続されたローパスフィルタLPFと、前記第1ポートP1と第3ポートP3との間に接続された整合回路と、前記整合回路に接続されたバンドバスフィルタBPFと、前記第1ポートP1と第4ポートP4との間に接続されたハイパスフィルタHPFを備え、前記バンドバスフィルタBPFがSAWフィルタで構成されたものである。

【0014】

図2は、図1に示した回路ブロックで構成された分波器の等価回路の一例である。

ローパスフィルタLPFは、インダクタンス素子L8、L9及キャパシタンス素子C15、C25から構成され、通過帯域が第1の通信システム(AMPS)に設定されている。インダクタンス素子L8とキャパシタンス素子C25からなる並列共振回路の共振周波数は、第2の通信システム(GPS)の周波数帯域に位置し、もってGPSの周波数帯域内、第3の通信システム(PCS)の周波数帯域内で高インピーダンス(好ましくは無限大)となるように設定している。

また、ハイパスフィルタHPFは、インダクタンス素子L6、キャパシタンス素子C14、C20、C23から構成され、通過帯域がPCSに設定されている。インダクタンス素子L6とキャパシタンス素子C23との直列共振回路の共振周波数は、第2の通信システム(GPS)の周波数帯域に位置し、もってGPSの周波数帯域内、AMPSの周波数帯域内で高インピーダンス(好ましくは無限大)となるように設定している。

【0015】

バンドパスフィルタ BPF は、整合回路が接続された SAW フィルタからなり、前記整合回路は、キャパシタンス素子 C32、インダクタンス素子 L7 から構成される。前記整合回路は、アンテナ側から見た SAW フィルタのインピーダンスを、所定のインピーダンス（例えば略 50Ω ）とする機能とともに、位相器としての機能も発揮する。即ち、前記位相器により、SAW フィルタの位相を調整することで、通過周波数帯域では、所定のインピーダンスを得ながら、AMPS、PCS の周波数帯域におけるインピーダンスを、高インピーダンス（好ましくは無限大）としている。

このように構成することで、ローパスフィルタ LPF の通過周波数帯域では、第 1 ポート P1 から第 3 ポート P3 側を見たインピーダンス、第 1 ポート P1 から第 4 ポート P4 を見たインピーダンスが高インピーダンスに見える。また、バンドパスフィルタ (SAW) の通過周波数帯域では、第 1 ポート P1 から第 2 ポート P2 側を見たインピーダンス、第 1 ポート P1 から第 4 ポート P4 を見たインピーダンスが高インピーダンスに見える。そして、ハイパスフィルタ HPF の通過周波数帯域では、第 1 ポート P1 から第 2 ポート P2 側を見たインピーダンス、第 1 ポート P1 から第 3 ポート P3 を見たインピーダンスが高インピーダンスに見える。この結果、各通信システムの高周波信号が、他の通信システムの信号経路に漏れるのを防ぎ、各信号経路での伝送損失を小さくできる。また、バンドパスフィルタを SAW フィルタで構成したことにより、構成素子数を大きく減じることが出来、従来の LC フィルタで構成した分波器の場合と比較してより一層の小型化を図ることが出来る。

【0016】

また、SAW フィルタの耐電圧は、高々 $50V$ 程度に過ぎず、静電サージに弱い部品である。そこで本発明では、前記整合回路の一部を、グランドに接続したインダクタンス素子 L7 で構成し、静電サージを吸収させることで、人体から静電サージがアンテナに入力された場合であっても、SAW フィルタが破壊されないようにしている。

【0017】

図 5 は本発明の分波器を用いたマルチバンド携帯電話のフロントエンド部の回路ブロックであるが、分波器に SAW フィルタを内蔵したことにより、フロントエンド部のバンドパスフィルタを減じることが出来る。

【実施例】

【0018】

本発明を以下の実施例により説明する。図 6 は多層基板に形成した分波器の斜視図であり、図 7 はその多層基板の構成を示す分解斜視図である。

本実施例は、等価回路が図 2 に示した回路と同一の分波器であって、そのローパスフィルタ、ハイパスフィルタ、整合回路を構成するインダクタンス素子、キャパシタンス素子の一部を多層基板に電極パターンで形成し、SAW フィルタや、インダクタンス素子、キャパシタンス素子の一部をチップ部品として多層基板に搭載し、ワンチップ化した分波器である。

【0019】

前記インダクタンス素子、キャパシタンス素子を形成した多層基板は、低温焼成が可能なセラミック誘電体材料からなり、厚さが $10\mu m \sim 200\mu m$ のグリーンシートを作製し、各グリーンシート上に Ag、あるいは Cu を主体とする導電ペーストを印刷することにより所望の電極パターンを形成し、電極パターンを有する複数のグリーンシートを積層して一体化し、焼成することにより製造することができる。

【0020】

多層基板の内部構造について、図 7 をもとに説明する。図 7 に付与した符号は、図 2 に付与した符号と対応するものである。図 7 中に示されていない回路素子は、図 6 に示すように、実装部品として多層基板に実装されている。

ローパスフィルタ LPF を構成するインダクタンス素子 L8、キャパシタンス素子 C15、C25 が、第 6 層から第 10 層にかけて形成されたコイル状のラインパターンやコンデンサパターンで多層基板内に形成され、インダクタンス素子 L9 はチップ部品として多

層基板に実装されており、適宜接続手段（ビアホール 図中、黒丸で表示）によって接続されている。

また、ハイパスフィルタHPFを構成するキャパシタンス素子C1、C20、23が、第3層から第5層、第10層に形成されたコンデンサパターンで多層基板内に形成され、インダクタンス素子L6はチップ部品として多層基板に実装されており、適宜接続手段（ビアホール 図中、黒丸で表示）によって接続されている。

そして、SAWフィルタと整合回路を構成するインダクタンス素子L7、キャパシタンス素子C32が多層基板に実装されている。なお、本実施例におけるSAWフィルタは、不平衡入力－不平衡出力型を採用しているが、不平衡入力－平衡出力型のSAWフィルタを使用することも当然可能である。

また、第11層には、ほぼ全面にグランド電極GNDが形成され、実装基板との干渉を防いでいる。多層基板の裏面にはLGA（Land Grid Array）の端子電極が形成され、ビアホールを介して、各フィルタと接続している。なお、外部端子ANTは等価回路の第1ポートP1、外部端子AMP Sは等価回路の第2ポートP2、外部端子G P Sは等価回路の第3ポートP3、外部端子P C Sは等価回路の第4ポートP4と対応する。

【0021】

多層基板に形成された、ローパスフィルタLPFを形成するインダクタンス素子、キャパシタンス素子の電極パターンは、図面右側に形成され、ハイパスフィルタHPFを形成するキャパシタンス素子の電極パターンは、図面左側に形成され、シート層の積層方向に重なり合わないように配置している。このように、パターンが積層方向に重ならない様に構成することで、通過帯域が異なるフィルタ、整合回路を構成する電極パターン間の電磁気的な結合や寄生インピーダンスの増加を防ぎ、電気的特性が劣化しないようにした。

【0022】

各フィルタ、整合回路に用いた表面実装型インダクタL6、L7、L9は1005サイズであり、磁心の巻線部と該巻線部の両端部に設けられた二つの鉗状脚部と、前記巻線部に巻回される巻線と、前記鉗状脚部の下面側に設けられ前記巻線の終端部が接続される端子電極を備えるものである。前記磁心を構成する材料は、アルミナを主成分とする非磁性のセラミック材料が用いられる。例えばAlを主成分とし、副成分としてMnを必須としCr、Ti、Si、Srの群から選ばれる少なくとも一つを有する非磁性のセラミック材料や、Alを主成分とし、副成分としてSiを必須としCa、Ba、Ti、Ir、Pの群から選ばれる少なくとも一つを有する非磁性のセラミック材料である。そして、表面実装型インダクタの自己共振周波数が非可逆回路素子の動作周波数よりも十分に高く、かつ250MHzにおけるQ値が27以上の高Q値を得るものである。

【0023】

前記端子電極は、Ag、Cu等の下地電極にNiを下地とし、Sn、Ag、Cu等の合金めっきが施されている。巻線部に巻回される巻線の終端部は端子電極に接続されており、巻回される巻線により発生する磁界は、実装面に対して略平行となる。このように構成することで、多層基板に形成された電極パターンとの干渉を防ぎ、もって分波器の電気的特性を損ねることがないようにした。

【0024】

以上の構成により、3.2mm×2.5mm×0.6mmの多層基板に、各フィルタ回路のインダクタンス素子、キャパシタンス素子を形成するとともに、2015サイズのSAWフィルタ、1005サイズのインダクタンス素子、キャパシタンス素子を実装して、3つのフィルタと整合回路を備えた小型の分波器を構成することが出来た。

【0025】

実施例では、少なくとも3つの通信システムの高周波信号を扱う分波器について説明したが、図3及び図4に示す様に、第1ポートP1と第2ポートP2との間にローパスフィルタLPF又はハイパスフィルタHPFを接続し、前記第1ポートP1と第3ポートP3との間に、整合回路と、バンドバスフィルタBPFを接続して、周波数の異なる少なく

とも2つの通信システムの高周波信号を分波する分波器とするのも、本発明の範囲内である。

【産業上の利用可能性】

【0026】

本発明の分波器は、SAWフィルタとLCフィルタを複合することで、構成素子を減じ、もって小型で、かつ伝送損失も小さい分波器を提供することが出来、マルチバンド携帯電話のフロントエンド部の小型化を図ることが出来る。ひいては、マルチバンド携帯電話の小型化、低消費電力化に寄与するものである。

【図面の簡単な説明】

【0027】

【図1】本発明の一実施例に係る分波器の回路ブロックである。

【図2】本発明の一実施例に係る分波器の等価回路である。

【図3】本発明の他の実施例に係る分波器の回路ブロックである。

【図4】本発明の他の実施例に係る分波器の回路ブロックである。

【図5】本発明の分波器が用いられるマルチバンド携帯電話のフロントエンド部の回路ブロックである。

【図6】本発明の一実施例に係る分波器の斜視図である。

【図7】本発明の一実施例に係る分波器を構成する多層基板の分解斜視図である。

【図8】従来の分波器を用いて構成されたマルチバンド携帯電話のフロントエンド部の回路ブロックである。

【図9】従来の分波器の回路ブロックである。

【符号の説明】

【0028】

1 分波器

100、200 デュプレクサ、高周波スイッチ

L6, L7, L8, L9 インダクタンス素子

C14, C15, C20, C25, C32 キャパシタンス素子

P1 第1ポート

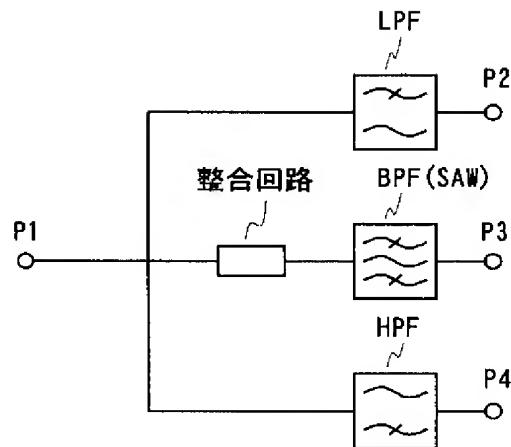
P2 第2ポート

P3 第3ポート

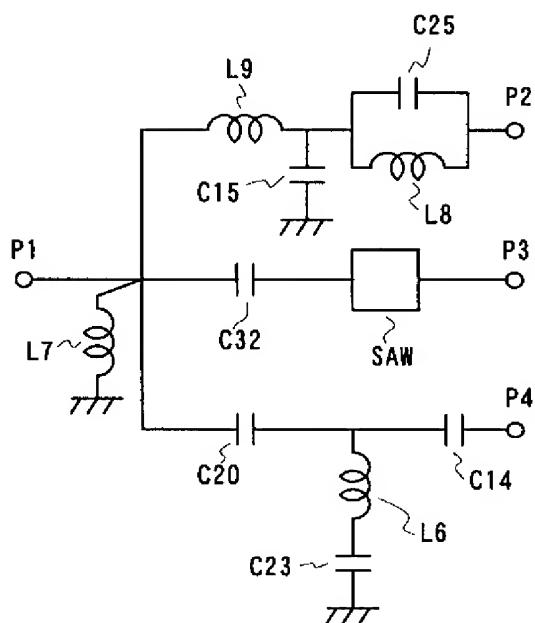
P4 第4ポート

【書類名】図面

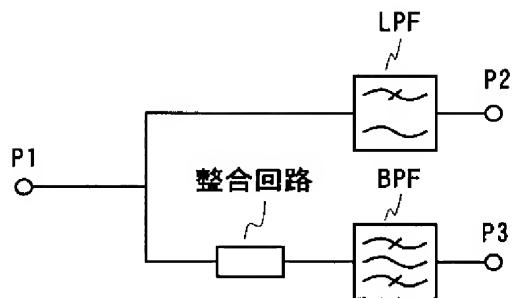
【図 1】



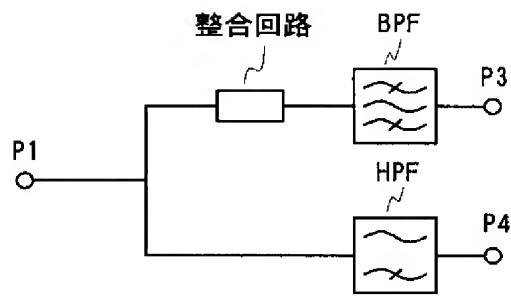
【図 2】



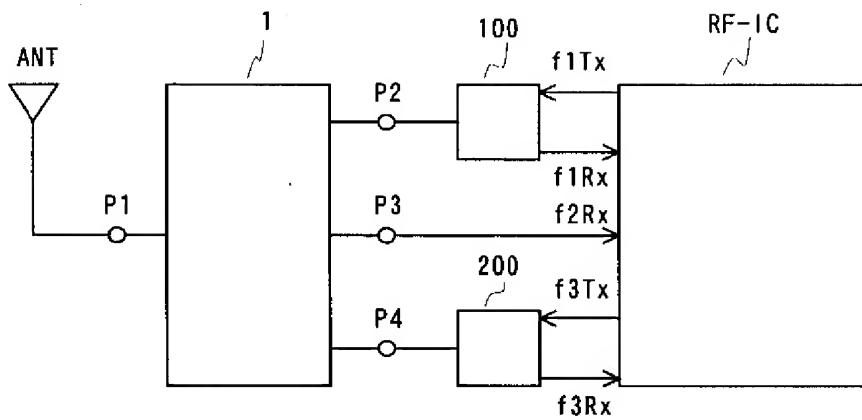
【図 3】



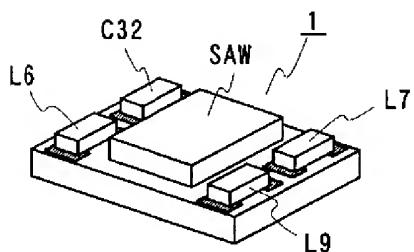
【図 4】



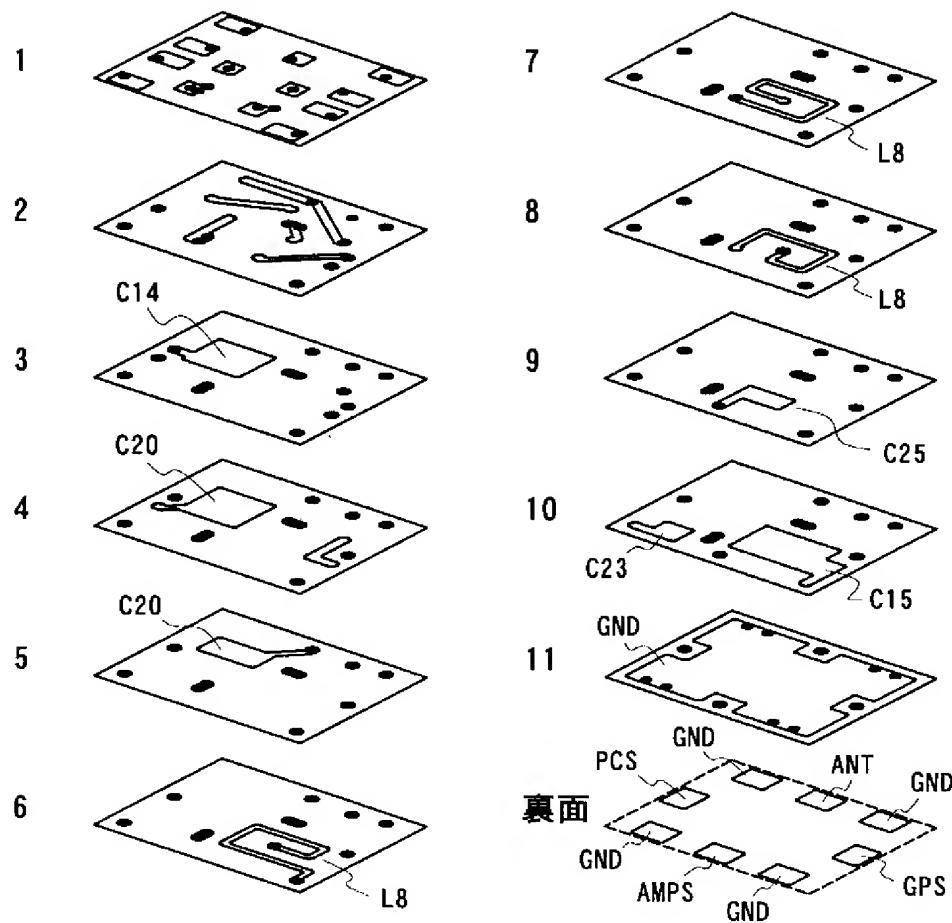
【図 5】



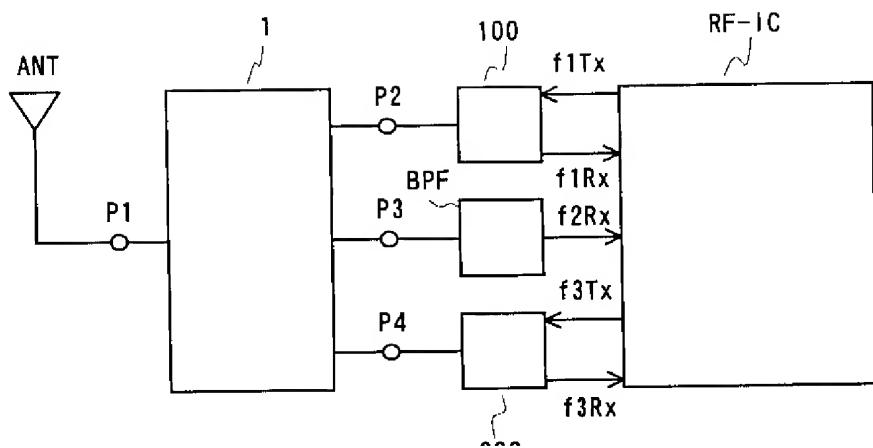
【図 6】



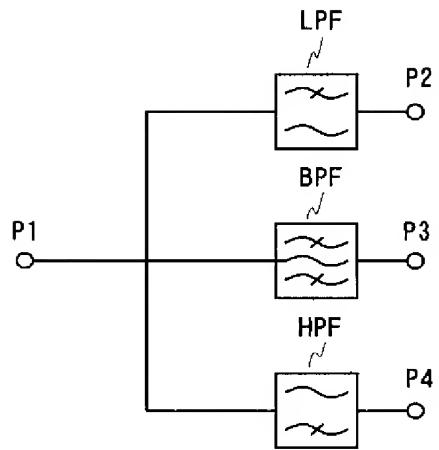
【図 7】



【図 8】



【図 9】



【書類名】要約書

【要約】

【課題】 分波器を構成するインダクタンス素子やキャパシタンス素子を減じ、もって小型で、かつ伝送損失が小さい分波器を提供することを目的とする。

【解決手段】 周波数の異なる少なくとも2つの通信システムの高周波信号を分波する分波器であって、第1ポートと第2ポートとの間に接続されたローパスフィルタ回路又はハイパスフィルタ回路と、前記第1ポートと第3ポートとの間に接続された整合回路と、前記整合回路に接続されたバンドパスフィルタ回路を備え、前記整合回路がキャパシタンス素子及び／又はインダクタンス素子で構成され、前記バンドパスフィルタ回路がSAWフィルタで構成され、前記ローパスフィルタ回路又は前記ハイパスフィルタがキャパシタンス素子及びインダクタンス素子で構成されている分波器である。

【選択図】 図1

出願人履歴

000005083

19990816

住所変更

東京都港区芝浦一丁目2番1号

日立金属株式会社